

(1) Japanese Patent Application Laid-Open No. 2002-110073 (2002)

**“PLANE DISPLAY DEVICE”**

The following is an English translation of claims and an extract of the above application.

5

**【Claim】**

1. A plane display device for displaying an image by applying the accelerating voltage between a wiring structure in which a plurality of first electrodes formed of a single-layer or a multilayer metal thin film and a plurality of second electrodes formed of a single-layer or a multilayer metal thin film are intersected with an insulating film interposed therebetween and a third electrode which is provided opposite to said wiring structure, wherein

at least one opening portion having an arbitrary shape is provided at said intersections,

15 said opening portion is formed using dry etching method to extend through said plurality of second electrodes and said insulating film to reach a surface of said plurality of first electrodes, and

a nanofiber-structure layer is provided at a bottom portion of said opening portion.

20

2. A plane display device for displaying an image by applying the accelerating voltage between a wiring structure in which a plurality of first electrodes formed of a single-layer or a multilayer metal thin film and a plurality of second electrodes formed of a single-layer or a multilayer metal thin film are intersected with an insulating film interposed therebetween and a third electrode which is provided opposite to said wiring structure,

wherein

at least one opening portion having an arbitrary shape is provided at said intersections,

said opening portion is formed to extend through said plurality of second  
5 electrodes and said insulating film to reach a surface of said plurality of first electrodes,  
a nanofiber-structure layer is provided at a bottom portion of said opening  
portion, and

a side surface of said opening portion is formed at vertical angle or interposal  
angle with respect to said bottom portion.

10

3. The plane display device according to claims 1 or 2, wherein  
said nanofiber-structure layer is formed on said surface of said plurality of first  
electrodes which is positioned at said bottom portion of said opening portion by applying a  
carbon nanotube-containing solution using a dispenser process or a ink jet process, or  
15 growing carbon nanotube.

4. The plane display device according to claim 1, wherein  
said opening portion is so formed that its side surface narrows with step  
towards its bottom portion.

20

Referring to Fig. 3, the third preferred embodiment of the present invention will now be described. Fig. 3 (a) is a top view, and Figs. 3 (b) and 3 (c) are sectional views taken along the lines A-A' and B-B' of Fig. 3 (a), respectively.

The present embodiment differs from the first preferred embodiment in that a side  
25 surface of a gate hole 303 is at an angle of 70 degrees with respect to a surface of a glass

substrate. Making appropriate selections of etching condition and a type of etching gas at the time of dry etching allows a free making of an angle of the gate hole 303.

For example, also in the structure in which a diameter of an upper half of the gate hole is set at 30 microns and a diameter of a lower half of the gate hole is set at 20 microns, 5 it is possible to make an opening at an upper surface portion of the gate hole larger as compared to a bottom of the gate hole. Accordingly, the probability of electrons emitted from a carbon nanotube layer impinging a side surface of the gate hole is reduced, and a charge up phenomenon is avoided. Such step structure is obtained by performing a photolithography process and a subsequent dry etching process twice.

10 Next, Referring to Fig. 4, the fourth preferred embodiment of the present invention will now be described. Fig. 4 (a) is a top view, and Figs. 4 (b) and 4 (c) are sectional views taken along the lines A-A' and B-B' of Fig. 4 (a), respectively.

An insulating film 404 is etched by dry etching method using a gate electrode stripe 402 as a mask to form a gate hole 403 reaching a cathode electrode stripe structure 15 401.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-110073  
(P2002-110073A)

(43)公開日 平成14年4月12日 (2002.4.12)

(51)Int.Cl.  
H 01 J 31/12  
1/304

識別記号

F I  
H 01 J 31/12  
1/30

テーマコード(参考)  
C 5 C 0 3 6  
F

審査請求 未請求 請求項の数4 O.L (全7頁)

(21)出願番号 特願2000-296845(P2000-296845)

(22)出願日 平成12年9月28日 (2000.9.28)

(71)出願人 000005108  
株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地  
(72)発明者 岡井 誠  
千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内  
(72)発明者 佐々木 進  
千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内  
(74)代理人 100068504  
弁理士 小川 勝男 (外2名)

最終頁に続く

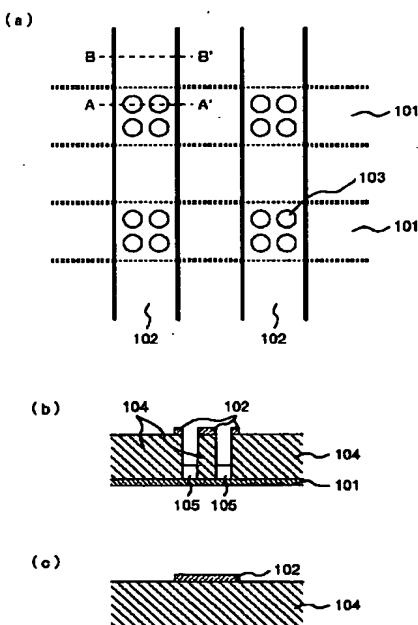
(54)【発明の名称】 平面表示装置

(57)【要約】

【課題】従来、カーボンナノチューブのような微細纖維構造を有する物質を電子源として用いる場合、微細纖維物質を有機バインダー等と混ぜて、基板上に印刷する方法が一般に用いられていた。しかしながら、この方法では、印刷により作製したカーボンナノチューブの表面の凹凸が10ミクロン以上あるために、その上にゲート構造を作製し、ゲートとカーボンナノチューブの距離を数ミクロンに制御して、ゲート電圧を数ボルトから数十ボルト程度に低減することが不可能であった。

【解決手段】通常のホトプロセスおよびドライプロセス等の利用により、ゲート電極102とカソード電極101の間隔が数ミクロンから数十ミクロンになるように、電極構造を作製し、インクジェット法等の手法により、カソード電極表面の所望の位置に、カーボンナノチューブの含有膜105の膜厚を数ミクロンの精度で制御して作製し、ゲート電極とカーボンナノチューブ先端の距離を数ミクロンから数十ミクロンに制御することにより、ゲート電圧を数ボルトから数十ボルト程度に低減することを可能にした。

図 1



【特許請求の範囲】

【請求項1】单層あるいは多層の金属薄膜により形成された複数の第1の電極と、单層あるいは多層の金属薄膜により形成された複数の第2の電極とを、絶縁膜をはさんで交差せしめた配線構造と、該配線構造に對面して配設された第3の電極との間に加速電圧を印加することにより画像を表示するようにした平面表示装置にあって、前記交差部分に少なくとも一個の任意形状の開口部を有し、かつ、該開口部は、ドライエッチング法により前記第2の電極と前記絶縁膜を貫通して前記第1の電極表面に達するように形成され、その底部に微細纖維構造物質層を配してなることを特徴とする平面表示装置。

【請求項2】单層あるいは多層の金属薄膜により形成された複数の第1の電極と、单層あるいは多層の金属薄膜により形成された複数の第2の電極とを、絶縁膜をはさんで交差せしめた配線構造と、該配線構造に對面して配設された第3の電極との間に加速電圧を印加することにより画像を表示するようにした平面表示装置にあって、前記交差部分に少なくとも一個の任意形状の開口部を有し、かつ、該開口部は、ドライエッチング法により前記第2の電極と前記絶縁膜を貫通して前記第1の電極表面に達するように形成され、その底部に微細纖維構造物質層を配し、その側面が該底部に向かって垂直角度もしくは狭まる角度をもって形成されてなることを特徴とする平面表示装置。

【請求項3】前記微細纖維構造物質層は、前記開口部の底部にある前記第1の電極の表面において、ディスペンサー法もしくはインクジェット法によりカーボンナノチューブを含む溶液を塗布、またはカーボンナノチューブを成長せしめて構成したことを特徴とする請求項1又は請求項2記載の平面表示装置。

【請求項4】前記開口部は、その側面が底部に向かって段差をもって狭まる構造を有してなることを特徴とする請求項1記載の平面表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、平面表示装置に係り、特に、カーボンナノチューブのような微細纖維構造を有する物質を電子源として用いた自発光型平面表示装置に関する。

【0002】

【従来の技術】従来、カーボンナノチューブのような微細纖維構造を有する物質を電子源として用いる場合、微細纖維物質を有機バインダー等と混ぜて、基板上に印刷する方法が一般に用いられていた。この方法を用いて、4.5インチの自発光型平面表示装置を作製した例が、「エス・アイ・デー 99 ダイジェスト」(SID 99 Digest, pp. 1134-1137) に記載されている。

【0003】

【発明が解決しようとする課題】この方法では、印刷により作製したカーボンナノチューブの表面の凹凸が10

ミクロン以上あるために、その上にゲート構造を作製し、ゲートとカーボンナノチューブの距離を数ミクロンから数十ミクロンに制御して、ゲート電圧を数ボルトから数十ボルト程度に低減することが不可能であった。

【0004】そこで、本発明の目的は、カーボンナノチューブのような微細纖維構造物質を電子源として用いた平面表示装置において、数ボルトから数十ボルトの低電圧でゲート動作が可能な平面表示装置を提供することにある。

【0005】

【課題を解決するための手段】本発明では、通常のホトプロセスおよびドライプロセス等の利用により、ゲート電極とカソード電極の間隔が数ミクロンから数十ミクロンになるように、電極構造を作製し、ディスペンサー法あるいはインクジェット法等の手法により、カソード電極表面の所望の位置に、カーボンナノチューブの含有膜の膜厚を数ミクロンの精度で制御して作製し、ゲート電極とカーボンナノチューブ先端の距離を数ミクロンから数十ミクロンに制御することにより、ゲート電圧を数ボルトから数十ボルト程度に低減することを可能にした。

【0006】これにより、本発明は、单層あるいは多層の金属薄膜により形成された複数の第1の電極と、单層あるいは多層の金属薄膜により形成された複数の第2の電極とを、絶縁膜をはさんで交差せしめた配線構造と、該配線構造に對面して配設された第3の電極との間に加速電圧を印加することにより画像を表示するようにした平面表示装置にあって、該配線構造の交差部分に少なくとも一個の任意形状の開口部を有し、かつ、該開口部は、ドライエッチング法により第2の電極と絶縁膜を貫通して第1の電極表面に達するように形成され、その底部に微細纖維構造物質層を配してなることを特徴とする平面表示装置を提供する。

【0007】また、本発明は、单層あるいは多層の金属薄膜により形成された複数の第1の電極と、单層あるいは多層の金属薄膜により形成された複数の第2の電極とを、絶縁膜をはさんで交差せしめた配線構造と、該配線構造に對面して配設された第3の電極との間に加速電圧を印加することにより画像を表示するようにした平面表示装置にあって、該配線構造の交差部分に少なくとも一個の任意形状の開口部を有し、かつ、該開口部は、第2の電極と絶縁膜を貫通して第1の電極表面に達するように形成され、その底部に微細纖維構造物質層を配し、その側面が該底部に向かって垂直角度もしくは狭まる角度をもって形成されてなることを特徴とする平面表示装置を提供する。

【0008】さらに、本発明は、上記構成において、上記微細纖維構造物質層は、開口部の底部にある第1の電極の表面において、ディスペンサー法もしくはインクジェット法によりカーボンナノチューブを含む溶液を塗布、またはカーボンナノチューブを成長せしめて構成し

たことを特徴とする平面表示装置を提供する。さらにまた、本発明は、上記構成において、上記開口部は、その側面が底部に向かって段差をもつて狭まる構造を有してなることを特徴とする平面表示装置を提供する。

## 【0009】

【発明の実施の形態】本発明の第1の実施例を、図1および図6を用いて説明する。図1は本発明の平面表示装置を構成する配線構造の一部を示したものである。本発明の平面表示装置の全体構成を図6を用いて説明する。

【0010】本平面表示装置は、電子源アレイを作製した電子源基板610、電子源の位置に合わせて、蛍光体ストライプあるいはドットを作製した蛍光表示板612、電子源基板610と蛍光表示板612を一定間隔に保って固定するための枠ガラス611より構成される。また、図中には示さなかったが、画面サイズが大きくなると、枠ガラス内部にも電子源基板610と蛍光表示板612を一定間隔に保つためのスペーサが必要となる。

【0011】電子源基板610には、カソード電極601とゲート電極602を形成する。両電極は絶縁層をはさんで絶縁されている。そして、カソード電極601とゲート電極602の交点に電子源を形成する。そして、カソード電極601に走査信号を、ゲート電極602に画像信号をインプットし、カソード電極601と蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができる。

【0012】電子源の拡大図を図1に示す。図1(a)が、上面図であり、図1(b)がA-A'断面図、図1(c)がB-B'断面図である。まず、ガラス基板表面に、アルミニウム等の金属薄膜(膜厚500nm)をスパッタ法等の手法により形成し、通常のホトリソ工程により、幅が100ミクロン、間隔が50ミクロンのカソード電極ストライプ構造C101を形成する。

【0013】次に、ガラス基板全面に、絶縁膜104(膜厚10μm)をスピナー塗布あるいはスクリーン印刷およびその後の焼成処理により形成する。そして、絶縁膜104の上にアルミニウム等の金属薄膜(膜厚500nm)をスパッタ法等の手法により形成し、通常のホトリソ工程によりゲートホール103のための丸い穴を形成する。このようにして形成した、丸い穴の開いた金属薄膜をマスクにして、ドライエッチング法により、絶縁膜104をエッチングして、カソード電極ストライプ構造C101に達するゲートホール103を形成する。

【0014】ゲートホールの側面は、ガラス基板面に垂直になるように、エッチング条件およびエッチングガス種を調整した。ゲートホールの直径は、20ミクロンである。次に再度、通常のホトリソ工程により、最上面電極薄膜のパターンニングを行うことにより、ゲート電極ストライプ構造102を形成する。ストライプの幅は100ミクロン、間隔は50ミクロンである。最後にゲー

トホール103の中に、直径が30nmのマルチフォールカーボンナノチューブを含有する溶液を、ディスペンサー法あるいはインクジェット法により塗布し乾燥することにより、カーボンナノチューブ層105(膜厚1ミクロン)を形成する。

【0015】このようにして作製した配線構造を用いて、カソード電極ストライプ構造101に走査信号を、ゲート電極ストライプ構造102に画像信号をインプットし、さらにカソード電極ストライプ構造101と図6の蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができた。カーボンナノチューブ層105表面とゲート電極ストライプ102の間隔は9ミクロンであり、20Vの低電圧でゲート動作が可能であった。

【0016】なお、本実施例では、カソード電極ストライプ構造101およびゲート電極ストライプ構造102をともにアルミニウムで形成したが、400度程度の熱処理において酸化により伝導性を失わない金属であれば、いかなる金属を用いることも可能である。また、合金薄膜や多層薄膜を用いることも可能である。

【0017】また、本発明では、絶縁膜104の膜厚を10ミクロン、ゲートホールの直径を20ミクロンとしたが、膜厚および直径を任意に設計することにより、所望の電圧でゲート動作を行わせることができる。次に、本発明の第2の実施例を図2を用いて説明する。図2(a)が、上面図であり、図2(b)がA-A'断面図、図2(c)がB-B'断面図である。第2の実施例では、ゲートホール203の形状が、立方体であることが第1の実施例と異なる。作製した配線構造を用いて、カソード電極ストライプ構造201に走査信号を、ゲート電極ストライプ構造202に画像信号をインプットし、さらに、カソード電極ストライプ構造201と図6の蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができた。

【0018】なお、カソード電極ストライプ201とゲート電極ストライプ202の交点におけるゲートホールの個数および形状は、任意に設計することが可能である。

【0019】次に、本発明の第3を実施例を図3を用いて説明する。図3(a)が、上面図であり、図3(b)がA-A'断面図、図3(c)がB-B'断面図である。

【0020】本実施例では、ゲートホール303の側面が、ガラス基板面に対して70度になっていることが、第1の実施例と異なる。ドライエッチングの際のエッチング条件およびエッチングガス種を適切に選ぶことにより、このゲートホール303の角度を自由に作製することが可能である。

【0021】本発明のように、この角度を例えば70度にして、ゲートホールの底部よりも上面部分の開口を大

きくすることにより、カーボンナノチューブ層305から飛び出した電子が、ゲートホール側面に当たる確率を低減することができる。これにより、絶縁膜304のチャージアップ現象を防ぐことができるために、安定なゲート動作が可能となった。

【0022】このようにして作製した配線構造を用いて、カソード電極ストライプ構造301に走査信号を、ゲート電極ストライプ構造302に画像信号をインプットし、さらにカソード電極ストライプ構造301と図6の蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができた。カーボンナノチューブ層305表面とゲート電極ストライプ302の間隔は9ミクロンであり、20Vの低電圧でゲート動作が可能であった。

【0023】なお、本実施例では、ゲートホール303の角度を70度にすることによりゲートホールの底よりも上面部分の開口を大きくした例について述べたが、70度に限定されるものではない。また、その他にも、例えばゲートホールの上半分の直径を30ミクロン、下半分の直径を20ミクロンとした構造によっても、ゲートホールの底よりも上面部分の開口を大きくすることができ、カーボンナノチューブ層から飛び出した電子がゲートホール側面に当たる確率を低減し、チャージアップ現象を防ぐことができる。なお、かかる段差構造は、ホトプロセスとそれに続くドライエッチングプロセスを2回行なうことにより作製できる。

【0024】次に、本発明の第4の実施例を図4を用いて説明する。図4(a)が、上面図であり、図4(b)がA-A'断面図、図4(c)がB-B'断面図である。まず、ガラス基板表面に、アルミニウム等の金属薄膜(膜厚500nm)をスパッタ法等の手法により形成し、通常のホトリソ工程により、幅が100ミクロン、間隔が50ミクロンのカソード電極ストライプ構造401を形成する。

【0025】次に、ガラス基板全面に、絶縁膜404(膜厚10μm)をスピナー塗布あるいはスクリーン印刷およびその後の焼成処理により形成する。そして、絶縁膜404の上にアルミニウム等の金属薄膜(膜厚500nm)をスパッタ法等の手法により形成し、通常のホトリソ工程によりゲート電極ストライプパターン402を形成する。ストライプの幅は100ミクロンであり、間隔は50ミクロンである。

【0026】また、ゲートホール403上面の直径は20ミクロンである。このようにして形成した、ゲート電極ストライプ402をマスクにして、ドライエッチング法により、絶縁膜404をエッチングして、カソード電極ストライプ構造401に達するゲートホール403を形成する。ゲートホールの側面は、ガラス基板面に垂直になるように、エッチング条件およびエッチングガス種を調整した。

【0027】最後にゲートホール403の中に、直径が30nmのマルチフォールカーボンナノチューブを含有する溶液を、ディスペンサー法あるいはインクジェット法により塗布し乾燥することにより、カーボンナノチューブ層405を形成する。

【0028】このようにして作製した配線構造を用いて、カソード電極ストライプ構造401に走査信号を、ゲート電極ストライプ構造402に画像信号をインプットし、さらにカソード電極ストライプ構造401と図6の蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができた。

【0029】なお、本実施例では、カソード電極ストライプ構造401およびゲート電極ストライプ構造402をともにアルミニウムで形成したが、400度程度の熱処理において酸化により伝導性を失わない金属であれば、いかなる金属を用いることも可能である。また、合金薄膜や多層薄膜を用いることも可能である。

【0030】また、本発明では、絶縁膜404の膜厚を10ミクロン、ゲートホールの直径を20ミクロンとしたが、膜厚および直径を任意に設計することにより、所望の電圧でゲート動作を行わせることができる。

【0031】次に、本発明の第5の実施例を図5を用いて説明する。図5(a)が、上面図であり、図5(b)がA-A'断面図、図5(c)がB-B'断面図である。

本実施例では、カーボンナノチューブ層505を気相成長法により選択的にゲートホール505の底面に成長した点が、第1の実施例と異なる。カーボンナノチューブは、ガラス基板面に対してほぼ垂直に成長し、長さは1ミクロンである。

【0032】このようにして作製した配線構造を用いて、カソード電極ストライプ構造501に走査信号を、ゲート電極ストライプ構造502に画像信号をインプットし、さらにカソード電極ストライプ構造501と図6の蛍光表示板612に設けたアノード電極の間に、加速電圧を印加することにより、画像を表示させることができた。カーボンナノチューブ層505表面とゲート電極ストライプ502の間隔は9ミクロンであり、20Vの低電圧でゲート動作が可能であった。

【0033】

【発明の効果】本発明により、カーボンナノチューブのような微細繊維構造物質を電子源として用いた平面表示装置において、ゲート電極とカーボンナノチューブ先端の距離を数ミクロンから数十ミクロンに制御することにより、数ボルトから数十ボルトの低電圧でゲート動作が可能な、自発光型平面表示装置を実現することが可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施例を説明する図。

【図2】本発明の第2の実施例を説明する図。

【図3】本発明の第3の実施例を説明する図。

【図4】本発明の第4の実施例を説明する図。

【図5】本発明の第5の実施例を説明する図。

【図6】平面ディスプレイの概念を説明する図。

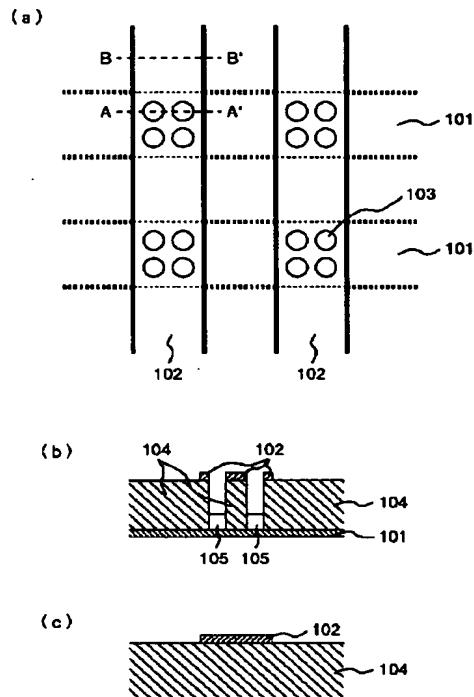
【符号の説明】

101、201、301、401、501—カソード電極ストライプ構造、102、202、302、40

2、502—ゲート電極ストライプ構造、103、203、303、403、503—ゲートホール、104、204、304、404、504—絶縁膜、105、205、305、405、505—カーボンナノチューブ層、601—カソード電極、602—ゲート電極、610—電子源基板、611—枠ガラス、612—蛍光表示板。

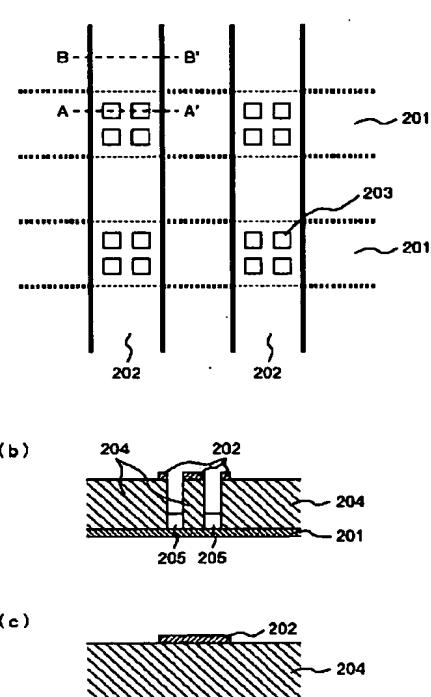
【図1】

図 1



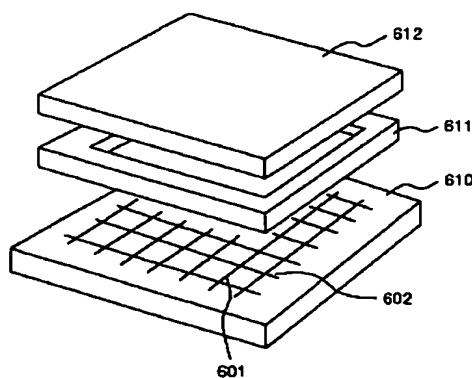
【図2】

図 2



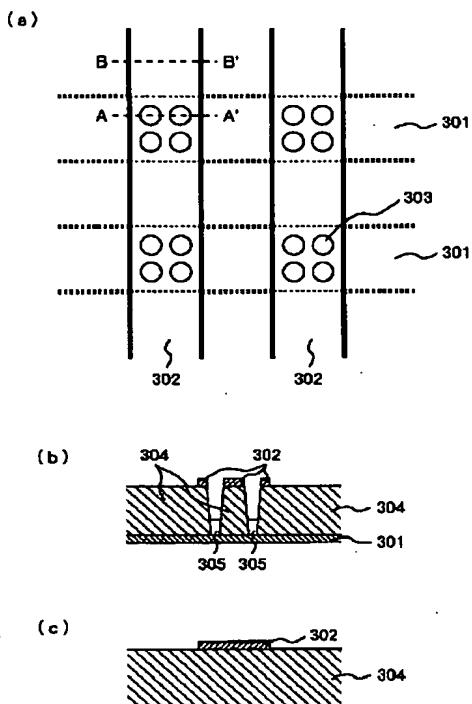
【図6】

図 6



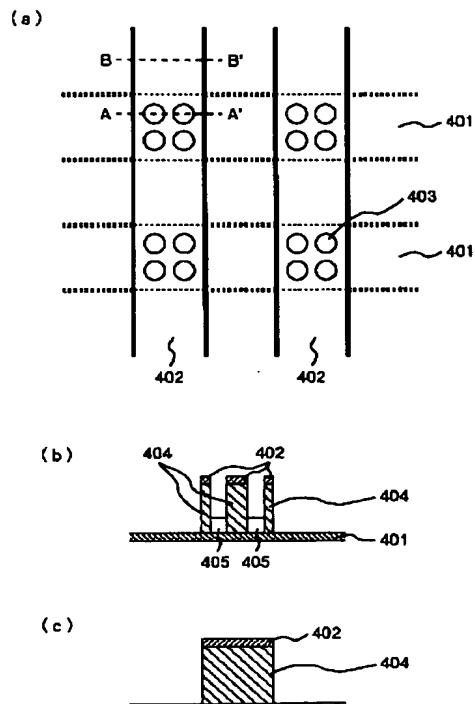
【図3】

図 3



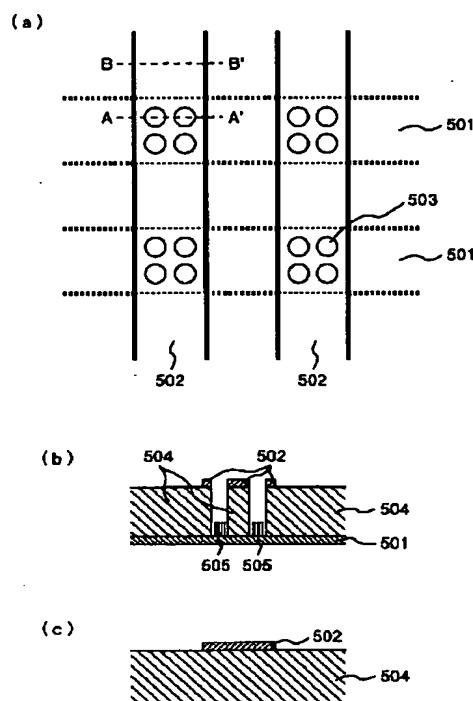
【図4】

図 4



【図5】

図 5



---

フロントページの続き

(72)発明者 矢口 富雄

千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内

(72)発明者 宗吉 恭彦

千葉県茂原市早野3300番地 株式会社日立  
製作所ディスプレイグループ内  
F ターム(参考) 5C036 EF01 EF08 EG02 EG12